Название предмета: Микропроцессоры.

|  |  |  |  |  |  |
| --- | --- | --- | --- | --- | --- |
| Уровень сложности | Задачи тестов | **Правильный ответ** | Альтернативный ответ | Альтернативный ответ | Альтернативный ответ |
| 2 | Для хранения какой информации предназначен стек? | адреса и данные | команды и адреса | данные и команды | данные, адреса и команды |
| 2 | Что такое «слово состояния процессора»? | набор битов, отражающих события, связанные с результатом операции в АЛУ | кодовое слово, написанное на крышке микропроцессора | код текущей выполняемой команды | слово данных, считанных в текущий момент |
| 2 | Для чего нужны команды инкремента и декремента? | упрощают работу с последовательно изменяющимися данными | заменяют команды умножения и деления | требуются при логических операциях | лишние операции в списке команд |
| 2 | Откуда устройство управления получает задание на выполнение машинной команды? | из дешифратора команд | напрямую с шины управления | из счетчика команд | напрямую с внутренней шины |
| 2 | Для чего необходим прямой доступ к памяти? | наиболее быстрый обмен блоками данных с внешним устройством | чтобы передавать и принимать данные без искажений | для удобства программиста | дать отдых микропроцессору |
| 2 | Какова особенность системы команд однокристальных микроконтроллеров? | использование только простейших режимов адресации операндов | развитая система обработки данных с плавающей запятой | развитая система обработки мультимедийной информации | чтобы передавать и принимать данные без искажений |
| 2 | В каком году был выпущен первый серийный микропроцессор? | 1971 | 1968 | 1945 | 1956 |
| 3 | Какую функцию выполняет FPU в МП с архитектурой IA-32? | обработка данных с плавающей запятой | сегментно-страничное преобразование адреса | обработка данных с фиксированной точкой | использование только простейших режимов адресации операндов |
| 2 | Каково назначение кэш-памяти? | хранение наиболее часто используемой информации | хранение программы на время ее исполнения в микропроцессоре | хранение сегмента данных в случае, если его объем не превышает объема внутренней кэш памяти микропроцессора | обработка данных с фиксированной точкой |
| 2 | Что такое микропроцессор? | программно-управляемое устройство, предназначенное для обработки цифровой информации и управления процессом этой обработки, выполненное в виде одной или нескольких БИС | БИС, предназначенная для выполнения арифметических и логических операций с высокой скоростью выполнения этого процесса | программно-управляемое устройство, выполненное в виде одной большой интегральной схемы и предназначенное для быстрого выполнения арифметических и логических операций | БИС, предназначенная для выполнения только арифметических операций с высокой скоростью выполнения этого процесса |
| 2 | Как называется первый 64-разрядный микропроцессор фирмы Intel ? | Itanium | Pentium 4 | Pentium MMX | Pentium |
| 2 | Какие из устройств, входящих в состав универсальных микропроцессоров, отсутствуют, как правило, в однокристальных микроконтроллерах? | внутренняя кэш-память | регистр флагов | блок регистров общего назначения | сегментно-страничное преобразование адреса |
| 2 | Каковы отличительные черты секционированных микропроцессоров? | возможность создавать произвольную систему команд вследствие доступа к микропрограммному уровню управления. | возможность организации системы прерывания в соответствии с особенностями применения процессора | развитые средства обработки битовой информации | хранение линейного адреса ошибки страницы |
| 2 | Сколько 32-разрядных регистров входят в состав регистров общего назначения МП с архитектурой IA-32? | 8 | 16 | 32 | 64 |
| 2 | Каково назначение регистра управления CR3? | хранение базового адреса каталога таблиц страниц | этот регистр зарезервирован | управление работой и определение состояния микропроцессора | хранение линейного адреса ошибки страницы |
| 2 | Какова разрядность регистра IDTR МП с архитектурой IA-32? | 48 | 16 | 32 | 64 |
| 3 | Каково назначение регистра тегов блока обработки чисел с плавающей запятой в МП с архитектурой IA-32? | хранение признаков результатов выполненных команд | управление включением страничного режима | управление работой и определение состояния микропроцессора | хранение линейного адреса ошибки страницы |
| 2 | При каких условиях бит А в элементе таблицы страниц устанавливается в 1? | при любом обращении к данной странице | при обращении к странице на чтение | операционной системой по истечении определенного кванта времени | при обращении к странице на запись |
| 2 | Какова разрядность селектора МП с архитектурой IA-32? | 16 | 8 | 32 | 64 |
| 2 | Как организуется трансляция логического адреса в физический при сегментно-страничной организации логического адресного пространства? | сначала блоком сегментной, а затем страничной адресации MMU микропроцессора.. | трансляция адреса не требуется. | сначала блоком страничной, а затем сегментной адресации MMU микропроцессора. | блоком страничной адресации MMU микропроцессора |
| 2 | Для чего используются теневые регистры, соответствующие сегментным регистрам микропроцессора? | для сокращения времени сегментного преобразования логического адреса | для расширения объема адресуемого адресного пространства при использовании сегментного представления памяти | для сокращения времени преобразования линейного адреса в физический | для организации виртуальной памяти |
| 2 | Какова длина поля предела в дескрипторе сегмента? | 20 | 16 | 32 | 8 |
| 3 | Какое максимальное количество дескрипторов может находиться в локальной таблице дескрипторов? | 213 | 216 | 232 | 220 |
| 2 | Какова длина поля адреса в элементе каталога таблиц страниц? | 20 | 13 | 10 | 16 |
| 2 | Что такое физическое адресное пространство? | одномерный массив элементов, каждому из которых присвоен свой номер, называемый адресом | массив адресуемых элементов, организованный в виде определенной структуры, задаваемой системным программистом | массив адресуемых элементов, организованный в виде определенной структуры, определяемой прикладным программистом в зависимости от особенностей структуры данных своей программы | массив адресуемых элементов, организованный в виде неопределенной структуры, задаваемой системным программистом |
| 3 | Какой механизм замещения строк используется в буфере ассоциативной трансляции TLB в МП с архитектурой IA 32? | LRU | Random | FIFO | EIP |
| 2 | Что такое виртуальная память? | память, используемая программистом при написании программ, и имеющая объем, равный максимально возможному при заданной разрядности адресной шины | память, объем которой равен сумме объемов ОЗУ и внешних запоминающих устройств данного компьютера | память, организация которой позволяет статически выделять программам блоки памяти произвольной длины при параллельном развитии нескольких процессов в мультипрограммном режиме | массив адресуемых элементов, организованный в виде определенной структуры, задаваемой системным программистом |
| 3 | По какому физическому адресу расположен дескриптор сегмента, если в его селекторе значение поля индекса равно 4, бит TI=0, а базовый адрес в регистре глобальной таблицы дескрипторов GDTR равен 00010000h? | 00010020h | обращение будет проходить к локальной таблице дескрипторов через дескриптор LDT, который извлекается из дескриптора 3 глобальной таблицы дескрипторов | 00010004h | 00010012h |
| 3 | Каково назначение префикса размера операнда в формате команд МП с архитектурой IA 32? | указание на изменение размера операнда, установленного по умолчанию в дескрипторе данного сегмента | указание на использование в данной команде 8-разрядного операнда | указание на использование в данной команде 16-разрядного операнда | указание на использование в данной команде 16-разрядного операнда |
| 3 | Какую информацию содержит поле тегов буфера ассоциативной трансляции TLB в МП с архитектурой IA 32? | старшие 17 разрядов линейного адреса | признаки строки, к которой дольше всего не было обращений | уровень привилегий страницы, для которой производится страничное преобразование адреса | поле номера элемента таблицы страниц линейного адреса |
| 2 | Какие адреса использует программист при составлении программ? | виртуальные | используемая система адресов устанавливается программистом самостоятельно | физические | признаки строки, к которой дольше всего не было обращений |
| 2 | По какому физическому адресу расположен дескриптор сегмента, если в его селекторе значение поля индекса равно 5, бит TI=0, а базовый адрес в регистре глобальной таблицы дескрипторов GDTR равен 00010000h? | 00010028h | 00010005h | обращение будет проходить к локальной таблице дескрипторов через дескриптор LDT, который извлекается из дескриптора 3 глобальной таблицы дескрипторов | обращение будет проходить к локальной таблице дескрипторов через дескриптор LDT, который извлекается из дескриптора 2 глобальной таблицы дескрипторов |
| 2 | Как формируется смещение в логическом адресе при обращении за операндом, находящемся в памяти? | на основании режима адресации, указываемого в постбайте команды | извлекается из регистра EIP | извлекается из поля Disp команды | используемая система адресов устанавливается программистом самостоятельно |
| 2 | Как организуется трансляция логического адреса в физический при сегментной организации логического адресного пространства? | блоком сегментной адресации MMU микропроцессора | блоком страничной адресации MMU микропроцессора. | сначала блоком страничной, а затем сегментной адресации MMU микропроцессора | сначала блоком сегментной, а затем страничной адресации MMU микропроцессора |
| 2 | Какие дополнительные возможности по адресации операндов имеет МП с архитектурой IA 32 по сравнению с универсальным 16-разрядным микропроцессором? | обеспечение возможности масштабирования индексного регистра при вычислении смещения в сегменте | обеспечение возможности замены сегментного регистра, используемого по умолчанию для заданного режима адресации | обеспечение возможности масштабирования сегментного регистра при вычислении смещения в сегменте | обеспечение возможности замены индексного регистра, используемого по умолчанию для заданного режима адресации |
| 2 | Какую информацию о сегменте содержит его дескриптор? | уровень привилегий | бит ловушки | признак включения страничного механизма преобразования логического адреса | признак включения втораничного механизма преобразования логического адреса |
| 2 | Какая информация хранится в кэш-памяти при включении компьютера? | все строки кэш-памяти недостоверны | заполненные строки по результатам тестовых прогонов программы | заполненные строки по результатам предыдущего сеанса работы | заполненные адресов по результатам предыдущего сеанса работы |
| 2 | Каковы отличительные черты кэш-памяти с обратной записью? | обновление оперативной памяти производится только при вытеснении измененной строки кэш-памяти | заполненные строки по результатам тестовых прогонов программы | обновление оперативной памяти производится сразу же после изменения информации в кэш-памяти | обновление оперативной памяти производится в момент заполнения буфера, хранящего все измененные строки кэш-памяти |
| 2 | Какая организация кэш-памяти называется полностью ассоциативной? | если каждый блок ОЗУ может размещаться в произвольном месте кэш-памяти | если каждый блок ОЗУ имеет более двух фиксированного место, по которому он может размещаться в кэш-памяти | если каждый блок ОЗУ может размещаться по ограниченному множеству мест в кэш-памяти | если каждый блок ОЗУ имеет только одно фиксированное место, по которому он может размещаться в кэш-памяти |
| 2 | Каково назначение механизма MESI? | поддержка когерентности работы кэш-памяти нескольких микропроцессоров, использующих общую оперативную память | определение метода обновления оперативной памяти при записи информации в кэш-память | определение строки кэш-памяти, к которой дольше всего не было обращения | если каждый блок ОЗУ может размещаться по ограниченному множеству мест в кэш-памяти |
| 2 | От чего зависит эффективность работы кэш-памяти? | от соотношения количества обращений к строке кэш-памяти и времени пересылки строки из ОЗУ в кэш-память | от объема ОЗУ | определение метода обновления оперативной памяти при записи информации в кэш-память | определение строки кэш-памяти, к которой дольше всего не было обращения |
| 2 | Какая информация хранится в блоке тэгов кэш-памяти? | старшие разряды физического адреса | признаки, отмечающие строку кэш-памяти, к которой дольше всего не было обращений | младшие разряды физического адреса | признак достоверности строки данных |
| 2 | На какие классы делятся аппаратные средства защиты информации в микропроцессоре? | защита по привилегиям | антивирусная защита | защита при управлении адресов | защита при управлении шинов |
| 2 | На каком уровне привилегий разрешено обращение программы к другим программам без использования специальных механизмов доступа? | на том же уровне | на том же и более низком уровнях | на том же и более высоком уровнях | при управлении адресов |
| 2 | Какое количество уровней привилегий различается аппаратными средствами микропроцессора на уровне страниц? | 2 | 4 | 3 | 8 |
| 2 | Каково назначение аппаратных средств защиты информации микропроцессора? | предотвращать неразрешенные взаимодействие пользователей друг с другом | предотвращать воздействие на программы и данные вирусов, информация о которых была зарегистрирована до момента официального выпуска данной модели микропроцессора | защита при управлении адресов | предотвращать разрешенные взаимодействие пользователей с сервером |
| 2 | Для чего используется битовая карта ввода-вывода в сегменте состояния задачи? | для обеспечения возможности обращения к отдельным устройствам, доступ к которым запрещен высоким уровнем привилегий, заданным в поле IOPL регистра флагов | для хранения значения уровня привилегий, на котором разрешено обращение к каждому из устройств ввода-вывода, присутствующему в текущей конфигурации компьютера | для указания устройств ввода-вывода, которые присутствуют в текущей конфигурации компьютера | для хранения значения уровня привилегий, на котором не разрешено обращение к каждому из устройств ввода-вывода, присутствующему в текущей конфигурации компьютера |
| 2 | Какую длину имеет сегмент состояния задачи? | переменную, но не менее 104 байт | 4К байт | 8 байт | переменную, но не выше 232 байт |
| 2 | В каких случаях статическое распределение ресурсов предпочтительнее динамического? | когда необходимо обеспечить исполнение отдельной программы за минимальное время | когда необходимо минимизировать время выполнения нескольких программ | когда необходимо обеспечить максимальную загрузку всех устройств мультипрограммной ЭВМ | когда необходимо оптимизировать время выполнения нескольких программ |
| 2 | Чем характеризуется мультипрограммный режим работы ЭВМ? | возможность перехода от выполнения одной задачи к другой | ЭВМ содержит несколько процессоров, на которых возможно параллельное выполнение нескольких задач | когда необходимо обеспечить исполнение отдельной программы за минимальное время | когда необходимо обеспечить максимальную загрузку всех устройств мультипрограммной ЭВМ |
| 2 | В каком случае увеличение коэффициента мультипрограммирования увеличивает пропускную способность ЭВМ? | когда устройства ЭВМ недогружены | никогда | когда устройства ЭВМ перегружены | всегда |
| 2 | Как в общем случае изменяется время выполнения программы при увеличении коэффициента мультипрограммирования? | увеличивается | уменьшается | не изменяется | когда устройства ЭВМ перегружены |
| 2 | Укажите основные черты многозадачного режима работы компьютера | обеспечивается взаимная защита программ и данных, относящихся к различным задачам | обеспечивается разделение кэш-памяти между задачами, находящимися в активном состоянии | обеспечивается взаимная защита адресов и данных, относящихся к различным задачам | когда необходимо обеспечить исполнение отдельной программы за минимальное время |
| 2 | Каким образом осуществляется переключение задач? | прерываниями, если в таблице дескриптора прерываний выбран шлюз задачи | командами межсегментных переходов, передающими управление на том же уровне привилегий | когда необходимо обеспечить исполнение отдельной программы за минимальное время | когда необходимо обеспечить максимальную загрузку всех устройств мультипрограммной ЭВМ |
| 2 | Чем выполнение программы — обработчика прерывания отличается от выполнения подпрограмм? | вызов подпрограммы кодируется программистом в своей программе, а обработчик прерывания вызывается аппаратными средствами микропроцессора при возникновении особой ситуации в работе компьютера | вызов подпрограммы проводится командами типа CALL, а переход на обработчик прерывания происходит с помощью команд безусловного перехода | программа — обработчик прерывания всегда оформляется как новая задача | прерываниями, если в таблице дескриптора прерываний выбран шлюз задачи |
| 2 | Какую информацию содержит тип прерывания? | номер дескриптора в таблице дескрипторов прерываний | приоритет запроса прерывания | адрес обработчика прерывания | возможность перехода от выполнения одной задачи к другой |
| 2 | В каких случаях программно-управляемый обмен между памятью и устройством ввода-вывода эффективнее обмена в режиме прямого доступа к памяти? | при передаче небольших объемов информации | в случаях, когда быстродействие процессора намного больше быстродействия устройства ввода-вывода | в случаях, когда быстродействие процессора намного больше быстродействия оперативной памяти | номер дескриптора в таблице дескрипторов прерываний |
| 2 | Как в МПС устраняется возможность зависания в случае повреждения линии, по которой в микропроцессор поступает сигнал готовности внешнего устройства? | если данный сигнал не поступает в МП за установленное время, то вырабатывается сигнал прерывания по ошибке ввода/вывода | при отсутствии сигнала готовности за установленное время микропроцессор генерирует запрос к внешнему устройству на считывание состояния внешнего устройства по шине данных | так как быстродействие всех модулей, составляющих МПС, должно быть сбалансировано, то по истечении максимально установленного времени обмен считается корректно завершенным | в случаях, когда быстродействие процессора намного больше быстродействия устройства ввода-вывода |
| 2 | Каковы преимущества микропроцессорной системы с раздельным адресным пространством памяти и внешних устройств | повышение защищённости вследствие использования механизма защиты по привилегиям, связанным с полем IOPL регистра флагов | расширенные возможности адресации внешних устройств | при отсутствии сигнала готовности за установленное время микропроцессор генерирует запрос к внешнему устройству на считывание состояния внешнего устройства по шине данных | так как быстродействие всех модулей, составляющих МПС, должно быть сбалансировано, то по истечении максимально установленного времени обмен считается корректно завершенным |
| 2 | Сколько внешних устройств может работать в режиме прямого доступа к памяти при использовании одного контроллера ПДП ? | 4 | 3 | 2 | 1 |
| 2 | Каковы недостатки программно-управляемого способа передачи информации? | нерациональное использование мощности микропроцессора | микропроцессор может обеспечить обмен только с устройствами, формат данных которых совпадает с форматом слова оперативной памяти | обмен может проводиться лишь с фиксированными областями оперативной памяти | обмен может проводиться лишь блоками фиксированной длины |
| 2 | Выполнение каких функций возлагается на интерфейс в микропроцессорных системах? | обеспечение функциональной и электрической совместимости сигналов и протоколов обмена модуля и системной магистрали | определение базового адреса области памяти, с которой производится обмен информацией | обмен может проводиться лишь с фиксированными областями оперативной памяти | обмен может проводиться лишь блоками фиксированной длины |
| 3 | При выполнении каких команд на магистрали МПС формируется сигнал IOWR? | только при выполнении микропроцессором команды OUT | при выполнении микропроцессором любой команды обращения к внешнему устройству или памяти | при выполнении микропроцессором любой команды обращения к внешнему устройству | обмен может проводиться лишь с фиксированными областями оперативной памяти |
| 2 | Как изменяется длительность такта при переходе от последовательного выполнения команд к конвейерному? | увеличивается | не изменяется | уменьшается | меняется в зависимости от длительности выполнения отдельных этапов при последовательном выполнении команды |
| 3 | Каким образом, в основном, разрешаются конфликты типа RAW? | методом продвижения данных | дублированием ресурсов | введением блока предсказания переходов | дублированием адресом |
| 2 | Для каких целей современные микропроцессоры используют физические регистры помимо логических? | для устранения конфликтов по данным | для дублирования блока логических регистров с целью повышения надёжности | для расширения функциональных возможностей микропроцессора | только при выполнении микропроцессором команды OUT |
| 2 | Для устранения каких конфликтов используется метод переименования регистров? | по данным | по управлению | структурных | по адресам |
| 2 | Как называются конфликты в конвейере, возникающие в случаях, когда выполнение одной команды зависит от результата выполнения предыдущей команды? | по данным | структурные | по управлению | по адресам |
| 2 | Каковы основные особенности программ мультимедийной обработки? | операции с высоким уровнем параллелизма | алгоритмы, не требующие интенсивных вычислений | сильная зависимость между результатами выполнения отдельных операций | программы, не требующие интенсивных вычислений |
| 2 | Какую роль играют порты в микроархитектуре микропроцессора Pentium 4 ? | распределяют микрокоманды из очереди микрокоманд по исполнительным устройствам | расширяют возможности взаимодействия микропроцессора с внешними устройствами в режиме прямого доступа к памяти | используются для расширения количества внешних устройств, подключаемых к микропроцессору | используются для минимизации количества внешних устройств, подключаемых к микропроцессору |
| 3 | Какие новые типы данных используют MMX-команды? | несколько однотипных операндов упакованных в одно 64 разрядное слово | используются для расширения количества внешних устройств, подключаемых к микропроцессору | числа с плавающей запятой повышенной разрядности | числа с фиксированной точкой повышенной разрядности |
| 3 | Какова разрядность MMX-регистров? | 64 | 32 | 80 | 16 |
| 3 | Как сказывается использование MMX-команд на работе конвейера микропроцессора? | уменьшает количество конфликтов в конвейере | увеличивает количество конфликтов в конвейере | не влияет на работу конвейера | влияет на работу конвейера |
| 2 | Какие особенности микропроцессора Pentium 4 играют наиболее важную роль при определении скорости обмена с памятью запросов длиной до 64 байт? | высокая частота тактирования шины | учетверенная результирующая частота передачи данных | наличие интегрированной на кристалле микропроцессора кэш-памяти второго уровня | числа с плавающей запятой повышенной разрядности |
| 2 | В чём особенность использования кэш-памяти команд 1-го уровня в Pentuim 4? | она используется для хранения декодированных команд (микрокоманд) | вследствие её значительного объёма в ней помимо команд могут храниться данные с плавающей точкой | в целях повышения ёмкости кэш-памяти команд 1-го уровня, в Pentuim 4 она расположена в отдельном картридже, работающем на частоте ядра микропроцессора | наличие интегрированной на кристалле микропроцессора кэш-памяти второго уровня |
| 2 | В чем заключается особенность организации flash-памяти микропроцессора Polaris? | она представляет собой один из слоев кристалла, доступный всем ядрам микропроцессора | она представлена в виде блоков, каждый из которых доступен только своему ядру | она организована в виде двух областей, одна из которых является общей для всех ядер микропроцессора, а другая доступна только своему ядру | она используется для хранения декодированных команд (микрокоманд) |
| 2 | Какова длина конвейера микропроцессора Power4? | 15 | 11 | 21 | 8 |
| 2 | Каковы особенности исполнения команд в микропроцессоре Power4? | на стадии подготовки к исполнению команды микропроцессора декодируются во внутренние микрооперации | команды из разных ветвей условного перехода запускаются на исполнение одновременно | учетверенная результирующая частота передачи данных | наличие интегрированной на кристалле микропроцессора кэш-памяти второго уровня |
| 2 | Какова разрядность внешнего канала связи транспьютера? | по 1 разряду на ввод и вывод | 4 канала по 8 разрядов каждый | 8 разрядов | 1 двунаправленная линия |
| 2 | Какой фирмой был разработан и запатентован первый транспьютер? | Фирма INMOS | Intel | AMD | MIPS Technology |
| 2 | Каковы основные черты MPP-систем? | система состоит из отдельных полностью независимых компьютеров, соединенных высокоскоростной магистралью или коммутатором | каждый процессор системы имеет свое пространство оперативной памяти и ввода-вывода, но с помощью специальной логики может обратиться к ресурсам любого другого узла | все процессоры, составляющие систему, имеют равноправный доступ ко всему пространству оперативной памяти и ввода-вывода | система состоит из нескольких компьютеров, имеющих общие разделяемые ресурсы |
| 2 | Сколько внешних каналов связи входит в состав транспьютера? | 4 | 1 | 8 | 16 |
| 2 | В каких случаях в МК-51 возможны вложенные прерывания? | если уровень прерывания нового запроса выше уровня прерывания обрабатываемого запроса, установленного в регистре IP | если при аппаратном опросе флагов запросов прерывания новый запрос опрашивается раньше | вложенные прерывания невозможны | В перезапуске микроконтроллера |
| 2 | Как таймер-счетчик сообщает об истечении заданного промежутка времени? | установкой флага TF | переходом на обработчик прерывания | перезапуском микроконтроллера | если при аппаратном опросе флагов запросов прерывания новый запрос опрашивается раньше |
| 2 | Как микроконтроллер выбирает запрос на обслуживание в случае одновременного поступления нескольких запросов прерываний МК-51? | выбирается запрос с наиболее высоким приоритетом, установленном в регистре приоритетов, а при их равенстве — согласно аппаратно установленному порядку опроса флагов запросов прерываний | микроконтроллер откладывает обработку прерывания до тех пор, пока инициаторы прерывания не снимут все свои запросы, кроме одного. Проверка состояния запросов проводится в каждом машинном цикле | одновременное поступление нескольких запросов прерываний невозможно | если при аппаратном опросе флагов запросов прерывания новый запрос опрашивается раньше |
| 2 | Какова разрядность однокристального микроконтроллера МК-51? | 8 | 16 | 32 | 64 |
| 2 | Для подсчета каких внешних событий используются таймеры-счетчики в МК-51? | подсчет количества импульсов, поступающих на специальные внешние входы микроконтроллера | подсчет количества запросов внешних прерываний за определенный промежуток времени | подсчет циклов внешней синхронизации микроконтроллера за определенный промежуток времени | одновременное поступление нескольких запросов прерываний невозможно |
| 3 | Какова частота машинного цикла микроконтроллера МК-51, если его внешняя частота равна 12 МГц? | 1 МГц | 2 МГц | 6 МГц | 5 МГц |
| 2 | В чем особенность использования порта Р3 в МК-51? | может использоваться в режиме альтернативных функций | используется для выдачи адреса при обращении к внешней памяти | используется для передачи команд при обращении к внешней памяти | используется для передачи данных при обращении к внешней памяти |
| 2 | В каком типе триггерных схем изменение состояния возможно многократно за период действия синхросигнала при изменении состояния входных сигналов? | в статическом триггере | ни в каком | в любом | в динамическом триггере |
| 2 | Какую функцию выполняет вторая ступень двухступенчатого триггера? | сохранение состояния первой ступени после изменения уровня синхросигнала, обеспечившего прием новой информации в первую ступень | сохранение состояния второй ступени после изменения уровня синхросигнала, обеспечившего прием новых данных в первую ступень | сохранение состояния первой ступени триггера или реализация таблицы переходов данного типа триггера после изменения уровня синхросигнала, обеспечившего прием новой информации в первую ступень, в зависимости от типа синхронизации | реализация таблицы переходов данного типа триггера после изменения уровня синхросигнала, обеспечившего прием новой информации в первую ступень |
| 2 | Какие типы триггеров можно использовать для построения регистра хранения? | триггер любого указанного типа | D | JK | RS |
| 2 | Сколько входов для последовательного ввода информации имеется в регистре, осуществляющем сдвиг в одну сторону? | 1 | количество входов равно разрядности регистра | 4 | 6 |
| 3 | Какое состояние имеет трехразрядный суммирующий счетчик, предварительно сброшенный в «0», после поступления на его счетный вход 10-ти сигналов? | 10 | 0 | 1 | 4 |
| 2 | Как изменится максимальное время между подачей слагаемых на вход комбинационного сумматора и получением результата в случае суммирования чисел, заданных в дополнительном коде, по сравнению с суммированием модулей чисел? | не изменится | увеличится | уменьшится | Изменится при определенном условии |
| 3 | Какие функции должен выполнять регистр результата RGZ в АЛУ, выполняющем операцию умножения чисел, заданных в прямом коде, с младших разрядов множителя? | загрузка | сдвиг в сторону старших разрядов | сброс в «1» | увеличится |
| 2 | Как называется совокупность микроопераций, выполняемых в одном такте? | микрокоманда | микропрограмма | управляющий сигнал | микрооперация |
| 2 | Как называется совокупность микрокоманд, предназначенная для выполнения некоторой функционально законченной последовательности действий? | микропрограмма | управляющие сигналы | микрооперация | микрокоманда |
| 2 | Чем определяется время обращения к регистровой памяти? | частотой синхронизации микропроцессора | частотой системной шины | объемом регистровой памяти | управляющие сигналы |
| 2 | В запоминающем устройстве какого типа время доступа не зависит от места расположения участка памяти? | с произвольным доступом | с прямым (циклическим) доступом | с последовательным доступом | частотой системной шины |
| 2 | Какова разрядность эффективного адреса 16-разрядного микропроцессора? | 16 бит | 20 бит | 32 бита | 64 бита |
| 2 | Какую длину имеет команда прямого межсегментного перехода? | 5 байта | 4 байта | 3 байта | 2 байта |
| 3 | Какие регистры можно использовать при относительной базово-индексной адресации в 16-разрядном микропроцессоре? | SI | CX | BI | CP |
| 3 | Какой из сегментных регистров используется по умолчанию при формировании физического адреса операндов, находящихся в оперативной памяти, при режимах адресации, не использующих для формирования эффективного адреса регистр BP? | DS | ES | SS | CS |
| 3 | Значения каких регистров изменяются при выполнении команд межсегментных переходов? | CS | DS | ES | SS |
| 2 | Почему команда условного перехода выполняется дольше при выполнении условия перехода, чем при невыполнении? | необходимо новое заполнение очереди команд в микропроцессоре | требуется дополнительное время на анализ признака результата в регистре флагов | требуется дополнительное время на формирование адреса очередной команды | требуется дополнительное информации на анализ признака результата в регистре флагов |
| 2 | Из каких блоков состоит диспетчер памяти 32-разрядного микропроцессора? | блок управления страницами | блок управления виртуальной памятью | блок формирования эффективного адреса | блок управления команд |
| 3 | С каким этапом совмещается этап формирования адреса следующей команды? | с 1-м | с 5-м | в зависимости от выполняемой команды | со 2-м |
| 2 | Сколько сегментных регистров содержит микропроцессор с архитектурой IA-32? | 6 | 8 | 4 | 16 |
| 2 | Чем отличается состояние готовности процесса от состояния ожидания? | в состоянии готовности процессу для исполнения необходим только центральный процессор, а в состоянии ожидания процесс не исполняется по причине занятости какого-либо ресурса помимо процессора | это различные названия одного состояния | в состоянии готовности задача ожидает получения необходимых данных из памяти или устройств ввода/вывода, а в состоянии ожидания процессу для исполнения необходим только центральный процессор | в зависимости от выполняемой команды |
| 2 | Как вычисляется интервал существования процесса? | это время между порождением и окончанием процесса | это время между порождением и окончанием процесса за вычетом времени ожидания и готовности | это время между порождением и окончанием процесса за вычетом времени ожидания | это различные названия одного состояния |
| 2 | Какое из соотношений между последовательностями состояний процесса является верным? | порождение всегда предшествует активному состоянию | готовность всегда предшествует активному состоянию | ожидание всегда предшествует окончанию | требуется дополнительное время на анализ признака результата в регистре флагов |
| 3 | При какой дисциплине распределения ресурсов вновь поступивший запрос с максимальным уровнем приоритета будет быстрее принят к обслуживанию? | в системе с абсолютными приоритетами запросов | в системе со статическим указанием приоритетов программ | в системе с относительными приоритетами запросов | это время между порождением и окончанием процесса |
| 3 | Какой основной показатель используется при оценке эффективности ЭВМ, работающей в режиме реального времени? | выполнение задания за время, не превышающее максимально допустимого для данного задания | пропускная способность ЭВМ | получение для каждого пользователя приемлемого времени ответа на запросы | в системе со статическим указанием приоритетов программ |
| 3 | Каковы достоинства дейзи-цепочки определения приоритета запроса прерывания? | высокое быстродействие | легкое изменение приоритетов запросов прерываний | возможность маскирования отдельных запросов прерывания без изменения схемы | пропускная способность ЭВМ |
| 3 | Чем отличается обработка прерывания от выполнения подпрограммы? | вызов обработчика прерывания связан с необходимостью реакции системы на особую ситуацию, сложившуюся при выполнении программы, или на сигнал от внешнего устройства, а вызов подпрограммы запланирован программистом в программе | при вызове обработчика прерывания адрес возврата в основную программу определяют аппаратные средства микропроцессора, а при обращении к подпрограмме адрес возврата указывает программист | вызов обработчика прерывания данного типа может быть осуществлен не более одного раза за время выполнения одной программы, а вызов подпрограммы может осуществляться многократно | при вызове обработчика прерывания адрес возврата в основную программу определяют аппаратные средства микропроцессора, а при обращении к подпрограмме адрес возврата указывает информацию |
| 2 | Что такое «тип прерывания»? | номер, присваиваемый каждому из прерываний для определения адреса обработчика прерывания | номер, присваиваемый каждому из прерывания для определения его приоритета | адрес обработчика прерывания от данного источника | высокое быстродействие |
| 3 | На основе какого разбиения логической памяти строится виртуальная память? | на основе страничного разбиения | вид разбиения не имеет существенного значения | на основе сегментно-страничного разбиения | на основе сегментного разбиения |
| 3 | Каким образом виртуальный адрес преобразуется в физический? | номер виртуальной страницы заменяется номером физической. Смещение в странице не меняется | виртуальный адрес преобразуется как единое целое с помощью таблицы преобразования, уникальной для каждой выполняемой программы | смещение, составляющее часть виртуального адреса, заменяется смещением в физической странице | на основе сегментно-страничного разбиения |
| 3 | Как преобразуется смещение в странице при переводе виртуальных адресов в физические? | не изменяется | смещение в физической странице есть сумма по модулю 2 смещения в виртуальной странице и величины n, где n – определяется размером страницы (V=2n) | умножается на n, где n – определяется размером страницы (V=2n) | смещение, составляющее часть виртуального адреса, заменяется смещением в физической странице |
| 2 | Почему виртуальная память строится на основе страничного, а не сегментного представления памяти? | фиксированная длина страницы обеспечивает эффективное заполнение оперативной памяти в процессе выполнения программ | при разработке программ программисты используют страничное представление памяти | смещение, составляющее часть виртуального адреса, заменяется смещением в физической странице | на основе сегментно-страничного разбиения |
| 2 | Какой принцип логической организации памяти используется в персональной ЭВМ? | сегментно-страничный | сегментный | линейный | страничный |
| 2 | Какие средства используются в персональной ЭВМ для сокращения времени получения физического адреса памяти в сегментно-страничном адресном пространстве? | сохранение базового адреса сегмента, полученного после первого обращения к данному сегменту, в «теневом» регистре микропроцессора | сохранение физических адресов команд и данных, к которым проводились последние обращения, в буфере физических адресов микропроцессора | виртуальный адрес преобразуется как единое целое с помощью таблицы преобразования, уникальной для каждой выполняемой программы | смещение, составляющее часть виртуального адреса, заменяется смещением в физической странице |
| 2 | Для каких целей используется селектор в персональной ЭВМ? | для выбора дескриптора из таблицы дескрипторов | для указания начального адреса страницы | для указания начального адреса сегмента | на основе сегментного разбиения |
| 2 | Как определяется номер виртуальной страницы при сегментно-страничном преобразовании адреса? | содержится в старших разрядах линейного адреса, полученного после сегментного преобразования | хранится в дескриптор | задается в логическом адресе | для указания начального адреса сегмента |
| 2 | В какое состояние переводятся шины микропроцессора при поступлении сигнала от контроллера на прямой доступ к памяти? | в третье | в нулевое | все разряды устанавливаются в «1» | задается в логическом адресе |
| 2 | Каков основной недостаток магистрально-модульного способа организации ЭВМ? | невозможность одновременного взаимодействия более двух модулей | невозможность отделения адресного пространства памяти от адресного пространства устройств ввода-вывода | ограничения на разрядность шины данных | возможность одновременного взаимодействия более двух модулей |
| 2 | Какова минимальная адресуемая ячейка памяти в современных ЭВМ? | 1 байт | 1 килобайт | 1 мегабайт | 1 бит |
| 2 | Чем характеризуется идеальное запоминающее устройство? | бесконечно большой емкостью и бесконечно малым временем обращения | бесконечно малым временем обращения | бесконечно большой емкостью | ограничения на разрядность шины данных |
| 2 | Какие характеристики ресурса порождают конфликты? | исчерпаемость ресурса | статическое распределение ресурса | динамическое распределение ресурса | бесконечно малым временем обращения |
| 3 | Для каких целей в мультипрограммной ЭВМ используется алгоритм планирования Корбато | для определения номера очереди, в которую помещается новая программа при многоочередной дисциплине распределения ресурсов | для выбора дисциплины распределения ресурсов | для выбора времени кванта, на который ресурс предоставляется программе | статическое распределение ресурса |
| 2 | Какой счетчик называется реверсивным? | счетчик, состояние которого может как увеличиваться, так и уменьшаться на «1» в зависимости от того, на какой счетный вход поступает сигнал | счетчик, состояние которого уменьшается на «1» при каждом поступлении сигнала на счетный вход | счетчик, который имеет асинхронный вход сброса в «0» | счетчик, который имеет асинхронный вход сброса в «1» |
| 2 | В какой момент в современных ЭВМ проводится проверка наличия запроса прерывания? | по окончании выполнения команды | по окончании выполнения программы | по окончании выполнения пакета программ | по окончании очередного этапа выполнения команды |
| 3 | Какие недостатки имеет существенное сокращение длительности кванта времени, выделяемого программе на владение ресурсом? | значительно возрастает время, необходимое для переключения программ | значительно возрастает время ожидания в очереди для вновь поступивших запросов | счетчик, состояние которого может как увеличиваться, так и уменьшаться на «1» в зависимости от того, на какой счетный вход поступает сигнал | счетчик, состояние которого уменьшается на «1» при каждом поступлении сигнала на счетный вход |
| 2 | Какие задачи возлагаются на интерфейсные схемы устройств ввода-вывода? | обеспечение восприятия единых команд обмена информацией и преобразование их в последовательность внутренних управляющих сигналов | изменение разрядности шины данных системной магистрали в зависимости от внутреннего формата устройства ввода-вывода | значительно возрастает время, необходимое для переключения программ | значительно возрастает время ожидания в очереди для вновь поступивших запросов |
| 2 | Для каких целей может использоваться сдвиговый регистр в АЛУ, выполняющем умножение чисел в прямом коде со старших разрядов множителя? | для сдвига множимого на очередном шаге | для сдвига частичного произведения на очередном шаге | для формирования знака произведения | значительно возрастает время, необходимое для переключения программ |
| 2 | От чего зависит количество слов в памяти микропрограмм микропрограммного устройства управления? | от количества команд, составляющих систему команд ЭВМ | от количества микроопераций, выполняемых всеми устройствами ЭВМ | значительно возрастает время ожидания в очереди для вновь поступивших запросов | по окончании выполнения программы |
| 3 | Сколько БИС с организацией 1К слов по 8 разрядов потребуется для построения ЗУ с организацией 16К слов по 16 разрядов? | 32 | 46 | 8 | 64 |
| 2 | К какому классу ЭВМ относится ПЭВМ? | микроЭВМ | большие ЭВМ | супер ЭВМ | малые ЭВМ |
| 2 | В какой ЭВМ впервые в СССР была достигнута производительность в 1 млн.оп./с? | БЭСМ-6 | БЭСМ-1 | БЭСМ-2 | Эльбрус-2 |
| 2 | Формирование адреса в реальном режиме работы. Чему равен предел сегмента в реальном режиме? | БЭСМ-6 | Эльбрус-2 | Эльбрус-3 | БЭСМ-2 |
| 2 | Формирование адреса в реальном режиме работы. Чему равен предел сегмента в реальном режиме? | 64 Кбайта | до 64 Кбайт | до 4 Гбайта | 16 Кбайт |
| 2 | Формирование адреса в реальном режиме работы. Откуда берется базовый адрес сегмента? | из сегментного регистра | из сегмента кода | формируется операционной системой | из счетчика команд |
| 2 | Архитектура ЦП 80286: дескриптор и дескрипторные таблицы. Где хранится базовый адрес глобальной дескрипторной таблицы? | GDTR | LDTR | в основной памяти | TR |
| 2 | Архитектура ЦП 80286: программная модель. Где хранится селектор? | в сегментных регистрах | в основной памяти | в сегменте кода | в таблицах |
| 2 | Архитектура ЦП 8086. Что содержит указатель команд IP? | адрес следующей команды в сегменте | адрес выполняемой команды | адрес выполненной команды в сегменте | адрес данных для выполняемой команды |
| 2 | Формирование адреса в защищенном режиме работы. Как формируется физический адрес в защищенном режиме работы 80286? | из дескриптора берется базовый адрес сегмента и суммируется со смещением | умножением на 4 базового адреса сегмента | умножением на 16 базового адреса сегмента | 1. берется из соответствующего дескриптора |
| 2 | Архитектура процессора Pentium Pro. Какой способ обработки данных противоречит принципам фон Неймана? | опережающее исполнение команд | организация ветвлений | конвейерная обработка данных | анализ потока данных |
| 2 | Какая максимальная разрядность вещественных чисел доступна при использовании технологии SSE? | 32 бита | 80 бит | 40 бит | 64 бита |
| 2 | В каком процессоре реализована Net-Burst архитектура? | Pentium IV | i489 | Pentium III | Pentium MMX |